

(355) 全デジタル速度制御

— 冷間5スタンドタンデム圧延機速度系全面デジタル化 (第1報) —

川崎製鉄(株) 水島製鉄所 土井克彦○佃一二三 山本和明
江藤孝治 小松富夫

1. 緒言 水島製鉄所の冷間5スタンドタンデム圧延機は、昭和44年10月稼動であり主機とリールの速度主幹制御系と直流サイリスターレオナード装置は、アナログ式のハードウェアで構成されているため低速通板時の速度精度に問題があった。そこで薄物材通板安定化、マスフローAGC精度向上、精度管理の向上を目的に速度主幹制御系のマイクロコンピュータによるDDC化と、直流レオナード装置の全デジタルASR化による速度系全面デジタル化を昭和56年10月に開発オンライン化した。

2. 制御システム

(1) 目的 薄物材通板性向上のため低速度域の速度精度の向上(既設±0.7%)、マスフローゲージ演算精度向上のため速度検出精度向上(既設±0.3%)、加減速時のスタンド間張力変動低減のために各スタンド揃速性の向上、リール張力精度向上、制御装置の安定化等を主目的としている。

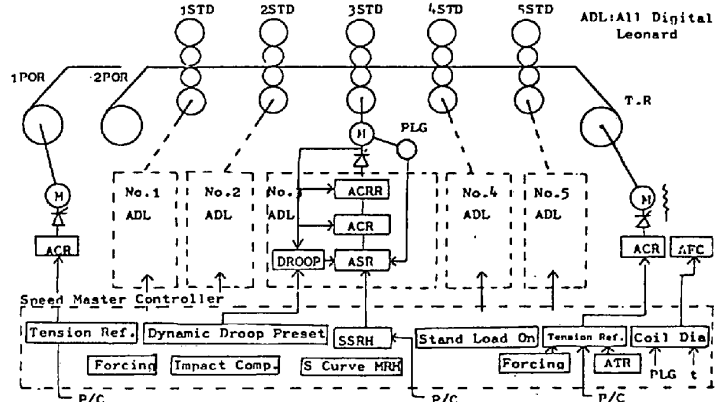


Fig.1 Schematic diagram of all digital speed control system

(2) ハードウェア構成 Fig.1にハードウェア構成を示す。

(3) 制御機能仕様をTable.1に示す。

Table 1 Specification of all digital speed controllers

(a) 全デジタル直流レオナード装置 速度検出、速度制御演算、マイナー電流制御、サイリスター位相指令、正逆切換ロジック等をすべてDDC化している。他に電流変化率制御、全速度範囲速度ゲイン補償、故障自己診断機能を有している。

1. All Digital DC Leonard

Quantity (set)	5	
CPU memory (kw)	core	8
	IC	ROM 6 RAM 1
Response (rad/s)	ASR	max. 20
	ACR	max. 100
Sampling time (m sec)	ASR	10
	ACR	3
Speed detector (P/rev)	2400	PLG

2. Speed Master Controller

Quantity (set)	1	
CPU memory (kw)	core	32
	IC	1
Sampling time (m sec)	20	

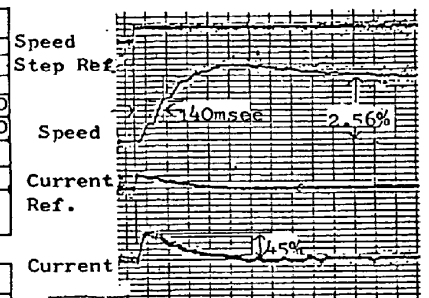


Fig.2 Speed response due to step reference

(b) 速度主幹制御装置 各スタンドの速度設定、加減速指令演算をDDCで行っており全デジタル直流レオナード装置へ多重伝送ラインで伝送している。付加機能としてダイナミックドロップ制御、インパクト補償、S字型加減速指令パターン、スタンドカミ込み信号演算等を行なっている。又リールの張力指令演算も実施。

3. オンライン結果

(1) 全デジタル直流レオナード装置の速度検出精度は100%速度時±0.014%、1%速度時±0.0088%であり、マスフローゲージ演算に対し精度向上を図ることができた。

(2) 全デジタル直流レオナード装置の速度応答は、軸共振を考慮し、全スタンドについて全速度範囲 $\omega_c=7 \text{ rad/sec}$ に統一できた。(既設は3~10 rad/secの変動があった)これにより揃速性が向上した(Fig.2に速度応答測定結果を示す)。

(3) 速度主幹系総合精度として約±0.02%であり、既設と比較し著るしく向上した。

4. 結言 冷間タンデムミルの速度系全デジタル化のオンライン化を達成し精度を確認した。今後は通板操業性の面、AGCへの総合効果等について検討確認してゆく。

<参考文献> 神山, 大前ら: 日立評論 Vol.61, No.10